

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-285413

(43)Date of publication of application : 23.10.1998

(51)Int.Cl.

H04N 1/46

G06T 1/00

H04N 9/64

(21)Application number : 09-092246

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 10.04.1997

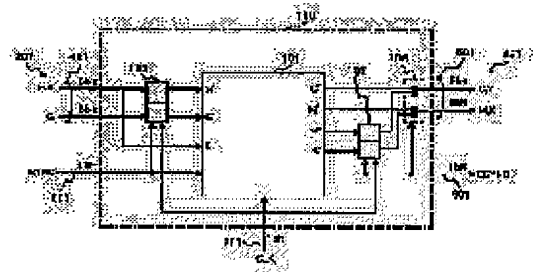
(72)Inventor : HATTORI TOSHIYUKI

(54) COLOR CONVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a color converter in which number of signal lines is effectively decreased and can be miniaturized without significant reduction in the input/output speeds, in comparison with a conventional color converter that for adapting a parallel input/parallel output method.

SOLUTION: This color converter 110 has a 2-byte input signal line 401 and a 2-byte output signal line 501 for receiving an RGB color values in total of 3 bytes and to provide an output of a CMYK color value in total of 4 bytes. The R, G color values are received from the input signal line 401 for a first clock period in parallel, and the B color value is received in parallel for a succeeding clock period. A color conversion circuit 101 converts the received RGB color values into the CMYK color value. The C color value and the M color value are outputted from the output signal line 501 for a first clock period in parallel, and the Y color value and K color value are outputted in parallel for a succeeding clock period.



LEGAL STATUS

[Date of request for examination] 04.09.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3189873

[Date of registration] 18.05.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-285413

(43) 公開日 平成10年(1998)10月23日

(51) Int.Cl.⁸

識別記号

F I

H 0 4 N 1/46

H 0 4 N 1/46

C

G 0 6 T 1/00

9/64

A

H 0 4 N 9/64

G 0 6 F 15/66

3 1 0

審査請求 未請求 請求項の数 6 O L (全 6 頁)

(21) 出願番号

特願平9-92246

(22) 出願日

平成9年(1997)4月10日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 服部 俊幸

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

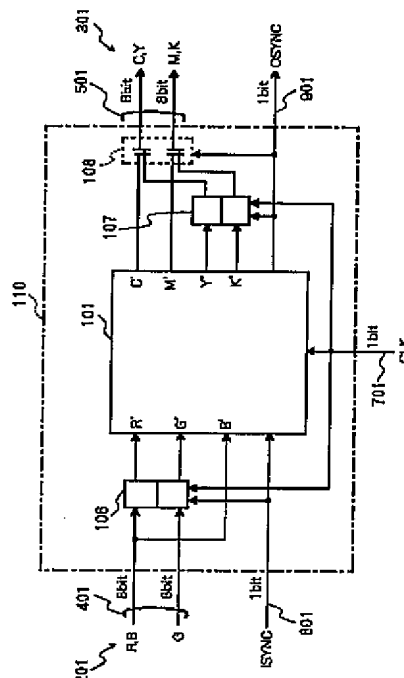
(74) 代理人 弁理士 上村 輝之 (外1名)

(54) 【発明の名称】 色変換装置

(57) 【要約】

【課題】 従来のパラレル入力・パラレル出力方式の色変換装置と比較して、入出力速度を大幅に低下させずに、信号線本数を効果的に減少させた小型化の可能な色変換装置を提供する。

【解決手段】 色変換回路110は、合計3バイトのRGBカラー値を入力して合計4バイトのCMYKカラー値を出力するために、2バイトの入力信号線401と、2バイトの出力信号線501を有する。入力信号線401からは、Rカラー値とGカラー値とが最初のクロック周期でパラレル入力され、次のクロック周期でBカラー値がパラレル入力される。この入力RGBカラー値を色変換回路101がCMYKカラー値に変換する。出力信号線501には、Cカラー値とMカラー値が最初のクロック周期でパラレル出力され、次のクロック周期でYカラー値とKカラー値がパラレル出力される。



【特許請求の範囲】

【請求項1】 M個の成分をもつ入力カラー値をN個の成分をもつ出力カラー値に変換する色変換装置において、

Kを、Mより小さい2以上の整数とし、

Lを、Nより小さい2以上の整数とし、

Aを、MがKで割り切れるときにはM/Kの商、割り切れないときはM/Kの整数商に1を加えた値とし、

Bを、NがLで割り切れるときにはN/Lの商、割り切れないときはN/Lの整数商に1を加えた値としたとき、

前記入力カラー値のうちのA個の成分値をパラレル入力できる入力信号線と、

前記出力カラー値のうちのB個の成分値をパラレル出力できる出力信号線と、

前記入力カラー値をK回に分けて前記入力信号線から受ける入力手段と、

前記入力手段から前記入力カラー値を受けて、これを前記出力カラー値に変換する色変換手段と、

前記色変換手段から前記出力カラー値を受けて、これをL回に分けて前記出力信号線へ出力する出力手段とを備えた色変換装置。

【請求項2】 K=Lである請求項1記載の色変換装置。

【請求項3】 前記入力カラー値及び出力カラー値の一方がRGBカラー値であり、他方がCMYKカラー値又はCMYカラー値である請求項1乃至2記載の色変換装置。

【請求項4】 K又はLが2である請求項1乃至3記載の色変換装置。

【請求項5】 M個の成分をもつ入力カラー値を表色系の異なる出力カラー値に変換する色変換装置において、

Kを、Mより小さい2以上の整数とし、

Aを、MがKで割り切れるときにはM/Kの商、割り切れないときはM/Kの整数商に1を加えた値としたとき、

前記入力カラー値のうちのA個の成分値をパラレル入力できる入力信号線と、

前記入力カラー値をK回に分けて前記入力信号線から受ける入力手段と、

前記入力手段から前記入力カラー値を受けて、これを前記出力カラー値に変換する色変換手段と、を備えた色変換装置。

【請求項6】 入力カラー値を表色系の異なるN個の成分をもつ出力カラー値に変換する色変換装置においてLを、Nより小さい2以上の整数とし、

Bを、NがLで割り切れるときにはN/Lの商、割り切れないときはN/Lの整数商に1を加えた値としたとき、

前記出力カラー値のうちのB個の成分値をパラレル出力

できる出力信号線と、

前記入力カラー値を受けて、これを前記出力カラー値に変換する色変換手段と、

前記色変換手段から前記出力カラー値を受けて、これをL回に分けて前記出力信号線へ出力する出力手段とを備えた色変換装置。

【発明の詳細な説明】

【0001】

【発明の技術分野】本発明は、ある表色系のカラー値を別の表色系のカラー値に変換する色変換装置に関する。

【0002】

【従来の技術】カラーを数値として取り扱うための表色系としてRGB系、CMY系及びCMYK系などが周知である。イメージスキャナのようなイメージ入力装置、イメージ処理用のアプリケーションプログラム、ディスプレイのようなイメージのソフトコピーの出力装置などは、RGB系のカラー値を用いてイメージを取り扱うことが多い。これに対し、プリンタのようにイメージのハードコピーの出力装置の多くはCMY系又はCMYK系のカラー値に基づいて印刷を行う。そのため、Rホストコンピュータで作成したRGB系のカラーイメージをプリンタで印刷しようとするような場合、RGB系のカラー値をCMY系又はCMYK系のカラー値に変換する処理が必要である。この変換処理は「色変換」と呼ばれる。

【0003】従来の色変換装置（典型的には“IC”である）は、「RGBパラレル入力・CMYKパラレル出力」の入出力タイプを採用している。つまり、図1に示すように、従来の色変換IC100は、クロックCLKの各周期毎に、1画素のRGBカラー値200をパラレルに入力し、1画素のCMYKカラー値300をパラレルに出力するように構成されている。各色成分の値は典型的には1バイトワードであるため、従来の色変換ICは、RGB3色の3バイトの入力信号線400とCMYK4色の4バイトの出力信号線500、つまり合計して7バイトのデータ信号線を備える。

【0004】

【発明が解決しようとする課題】このように従来の色変換ICは7バイトという多数本のデータ信号線を備える。更にクロックCLK、入力同期信号ISYNC、出力同期信号OSYNCなどの制御信号線も必要であるから、総計で60本前後の信号線を備えることになる。必然的にICパッケージのサイズはかなり大きいものとなる。

【0005】ICサイズがより小さい方が好ましいことは当然である。ICを小型化するためには信号線の本数を減らす必要がある。そこで、「RGBパラレル入力・CMYKシリアル出力」の入出力方式を採用することが考えられる。すると、出力信号線が1バイトに減るので、合計のデータ信号線は4バイトとなる。また、「R

GBシリアル入力・CMYKパラレル出力」、つまり、入力信号線を1バイトに減らして合計5バイトとする方式も考えられる。いずれにしても、信号線本数を従来の2/3から1/2近くまで減らせる。

【0006】しかし、前者では1クロック周期に1色成分値しか出力できないから、1画素のCMYKカラー値を出力するのに4クロック周期が必要である。また、後者では1クロック周期に1色成分値しか入力できないから、1画素のRGBカラー値を入力するのに3クロック周期が必要となる。このように、入出力速度が従来の1/4又は1/3に低下してしまう。結局、これらの方式では、信号線本数の減少の利点よりも、入出力速度の大幅低下という犠牲の方が大きくなってしまふ。

【0007】従って、本発明の目的は、従来の「パラレル入力・パラレル出力」方式の色変換装置に比較して、入出力速度を大幅に低下させずに、信号線本数を効果的に減少させ、もってより小型化が可能な色変換装置を提供することにある。

【0008】

【課題を解決するための手段】本発明の第1の側面に従う色変換装置は、M個の成分をもつ入力カラー値をN個の成分をもつ出力カラー値に変換するものであって、Kを、Mより小さい2以上の整数とし、Lを、Nより小さい2以上の整数とし、Aを、MがKで割り切れるときにはM/Kの商、割り切れないときはM/Kの整数商に1を加えた値とし、Bを、NがLで割り切れるときにはN/Lの商、割り切れないときはN/Lの整数商に1を加えた値としたとき、次の様な構成要素を備える。即ち、入力カラー値のうちのA個の成分値をパラレル入力できる入力信号線と、出力カラー値のうちのB個の成分値をパラレル出力できる出力信号線と、入力カラー値をK回に分けて入力信号線から受ける入力手段と、この入力手段から入力カラー値を受けて、これを出力カラー値に変換する色変換手段と、この色変換手段から出力カラー値を受けて、これをL回に分けて出力信号線へ出力する出力手段とを備える。

【0009】具体例を挙げると、後述する実施形態では入力カラー値がRGBカラー値、出力カラー値がCMYKカラー値であるから、M=3、N=4であり、そして、K=2、L=2であるため、A=B=2である。従って、この実施形態は、2色のカラー値をパラレル入力できる入力信号線と、2色のカラー値をパラレル出力できる出力信号線を有し、RGBカラー値を例えばRGとBというように2回に分けて2クロック周期で入力し、これを変換したCMYKカラー値を例えばCMとYKというように2回に分けて2クロック周期で出力する。

【0010】このように本発明によれば、従来の「パラレル入力・パラレル出力」の色変換装置と比較して、入出力速度は1/K又は1/Lに低下するが、データ信号線本数もほぼ(K+L)/2KL近くまで減少する。K

とLに近い値にした場合、特にK=Lとした場合、一般に良好な結果が得られ、この場合、入出力速度は1/Kに低下するが、データ信号線本数も1/K近くまで減少する。つまり、信号線本数の減少率より入出力速度の低下の方が大幅に大きくなることはなく、双方の低下率はほぼ同等である。従って、大きく速度低下することなく装置が小型化できる。

【0011】本発明の第2の側面に従う色変換装置は、M個の成分をもつ入力カラー値を表色系の異なる出力カラー値に変換するものであって、Kを、Mより小さい2以上の整数とし、Aを、MがKで割り切れるときにはM/Kの商、割り切れないときはM/Kの整数商に1を加えた値としたとき、入力カラー値のうちのA個の成分値をパラレル入力できる入力信号線と、入力カラー値をK回に分けて入力信号線から受ける入力手段と、入力手段から入力カラー値を受けて、これを出力カラー値に変換する色変換手段とを備える。

【0012】本発明の第3の側面に従う色変換装置は、入力カラー値を表色系の異なるN個の成分をもつ出力カラー値に変換するものであって、Lを、Nより小さい2以上の整数とし、Bを、NがLで割り切れるときにはN/Lの商、割り切れないときはN/Lの整数商に1を加えた値としたとき、出力カラー値のうちのB個の成分値をパラレル出力できる出力信号線と、入力カラー値を受けて、これを出力カラー値に変換する色変換手段と、色変換手段から出力カラー値を受けて、これをL回に分けて前記出力信号線へ出力する出力手段とを備える。

【0013】本発明の第2の側面に従う色変換装置では入力信号線の本数が1/Kまで減少し、第3の側面に従う装置では出力信号線の本数が1/Lまで減少し、そして、入出力速度は1/K又は1/Lの低下に止めておくことができる。これらの色変換装置は、例えば、複数の色成分からなるカラー値と単一の成分からなるカラー値（モノクロ値）との間の変換装置において、入出力速度を大幅に低下させることなく、複数の色成分カラー値のデータ信号線を効果的に減少させるのに役立つ。

【0014】

【発明の実施の形態】以下、本発明の実施形態を図面を参照して説明する。

【0015】図2は本発明の一実施形態にかかる色変換装置のブロック構成図である。図3はこの色変換装置110の動作を示すタイミングチャートである。

【0016】図2に示すように、色変換装置110は、1画素当たり各色1バイトのRGBカラー値201を入力するための入力信号線401と、同じく各色1バイトのCMYKカラー値301を出力するための出力信号線501を有する。入力信号線401は2バイトであり、そのうち1バイト（以下、RB信号線という）はRカラー値とBカラー値の入力に、他の1バイト（以下、G信号線という）はGカラー値の入力に割り当てられる。出

力信号線501も同じく2バイトであり、そのうち1バイト(以下、CY信号線という)はCカラー値とYカラー値の出力に、他の1バイト(以下、MK信号線という)はMカラー値とKカラー値の出力に割り当てられる。これらデータ信号線401、501の他に、各々1ビットのクロックCLK及び入力同期信号ISYNCの入力、及び出力同期信号OSYNCの出力のための制御信号線701、801、901も設けられる。従って、この色変換装置110の信号線総本数は4バイト+3ビット=35本であり、図1に示した従来装置100(信号線総本数約60本)に比較して、信号線本数が1/2近くに減少している。なお、入力同期信号ISYNC及び出力同期信号OSYNCはクロックCLKの2倍周期をもった信号である(図3参照)。

【0017】データ信号線401、501によるカラー値の入出力は、クロックCLKに同期して行われる(図3参照)。ただし、入力信号線401に関しては、Rカラー値とGカラー値は同じクロック周期で入力(パラレル入力)されるが、RGカラー値とBカラー値は異なるクロック周期で交互に入力(シリアル入力)される。つまり、最初の第1のクロック周期でR及びGカラー値が入力され、次の第2のクロック周期でBカラー値が入力され、この動作が繰り返される。また、出力信号線501に関しては、Cカラー値とMカラー値、及びYカラー値とKカラー値はそれぞれ同じクロック周期に出力(パラレル出力)されるが、CMカラー値とYKカラー値は異なるクロック周期で交互に出力(シリアル出力)される。つまり、第1のクロック周期でCMカラー値が出力され、次の第2のクロック周期でYKカラー値が出力され、この動作が繰り返される。従って、1画素のRGBカラー値を入力し且つCMYKカラー値を出力するのに2クロック周期を要する。これは、図1に示した従来装置100に比較して、入出力速度が1/2であることを意味する。

【0018】色変換装置110の内部には色変換回路101がある。この色変換回路101はRGB入力端R'、G'、B'とCMYK出力端C'、M'、Y'、K'を有し、「パラレル入力・パラレル出力」方式でカラー値の入出力を行う。即ち、RGBカラー値を入力端R'、G'、B'からパラレルに取り込み、これをCMYKカラー値に変換し、そして、このCMYKカラー値を出力端C'、M'、Y'、K'からパラレルに出力する。色変換装置110はその入力動作を入力同期信号ISYNCに同期して行ない、また、その出力動作に同期して出力同期信号OSYNCを出力する。

【0019】入力信号線401と色変換回路101のRGB入力端R'、G'、B'の間にはラッチ106がある。ラッチ106は、入力同期信号801に同期して動作し、上述した第1のクロック周期の時に入力信号線401から入って来たR及びGカラー値を取り込み、こ

のRGカラー値を続く2クロック周期の間保持して色変換回路110のRG入力端R'、G'に加える。また、入力信号線401中のRB信号線から入って来るカラー値は、色変換装置110のB入力端B'に常時加えられてもいる。

【0020】色変換回路のCMYK出力端C'、M'、Y'、K'と出力信号線501の間には、ラッチ107とセクタ108とがある。色変換回路101は、2クロック周期で、CMYKカラー値を出力すると共に出力同期信号OSYNCを出力する。ラッチ107は、出力同期信号OSYNCに同期して色変換回路101からYカラー値とKカラー値を取り込み、引続く2クロック周期の間これを保持してセクタ108へ加える。セクタ108は、出力同期信号OSYNCに同期して動作し、上記の第1のクロック周期の時には、色変換回路101から出力されたC及びMカラー値を選択して出力信号線501へ出力し、次の第2のクロック周期の時には、ラッチ107からのY及びKカラー値を選択して出力信号線501へ出力する。

【0021】次に、上記のように構成された色変換回路101の動作を図3を参照して詳細に説明する。

【0022】図示のように、入力同期信号ISYNCは第1のクロック周期でハイレベル、次の第2のクロック周期でローレベルとなる。入力信号線401からは、入力同期信号ISYNCがハイレベルの時(第1のクロック周期)に、1画素のRカラー信号とGカラー信号がパラレル入力され、続いて入力同期信号ISYNCがローレベルの時(第2のクロック周期)に、同じ画素のBカラー信号が入力される(このとき、G入力信号線は無意味(null)データである)。

【0023】ラッチ106は、入力同期信号ISYNCの立下りで入力信号線401上のRカラー信号とGカラー信号を取り込み、続く2クロック周期の間、これを保持して色変換回路101のRG入力端R'、G'に加える。従って、入力同期信号ISYNCがローレベルの時(第2のクロック周期)に、RGBカラー値が揃ってパラレルに色変換回路101の入力端R'、G'、B'に加えられる。この時、色変換回路101がそのRGBカラー値を取り込む。

【0024】色変換回路101は取り込んだRGBカラー値をCMYKカラー値に変換する。この変換処理には、所定数のクロック周期分の時間を要する(図3では簡単のために、1クロック周期で示してある)。変換された1画素のCMYKカラー値は、色変換回路101の出力端C'、M'、Y'、K'にパラレルに、2クロック周期で現れる。これに同期して出力同期信号OSYNCも出力される。

【0025】ラッチ107は、出力同期信号OSYNCの立下りで、YK出力端Y'、K'に現れたYカラー値及びKカラー値を取り込み、引続く2クロック周期の間、

このYKカラー値を保持してセクタ108へ加える。セクタ108は、出力同期信号OSYNCがハイレベルの時(第1のクロック周期)は、色変換回路101のCM出力端C'、M'に現れたCカラー値及びMカラー値を選択し、次のローレベルの時(第2のクロック周期)は、ラッチ107から来るYカラー値及びKカラー値を選択する。従って、出力信号線501には、第1のクロック周期で1画素のCカラー値及びMカラー値が平行出力され、次の第2のクロック周期で同じ画素のYカラー値及びKカラー値が平行出力される。

【0026】以上の説明から分るように、図2及び図3に示した実施形態では、図1に示した従来の色変換装置に比較して、入出力速度が1/2に低下したが、信号線本数も1/2近くまで減少したため、色変換ICの小型化が容易である。今日、回路のクロック速度は益々高速化されつつあるため、1/2程度の入出力速度の低下はクロック速度の上昇で補償することが比較的容易と考えられる。そのため、信号線本数が1/2近くまで減少して小型化が容易となったことの実益は大きい。

【0027】上記の実施形態は説明のための例示であって、そのみに本発明の範囲を限定する趣旨ではない。本発明は、上に説明した具体的な構成や動作のみに限定されることなく、種々の異なる態様で実施することがで

きる。例えば、RGB系からCMYK系への変換だけでなく、その逆の変換や、RGB系とCMY系との間の色変換や、その他の表色系の間の色変換にも本発明は適用できる。

【図面の簡単な説明】

【図1】従来の色変換装置のブロック構成図。

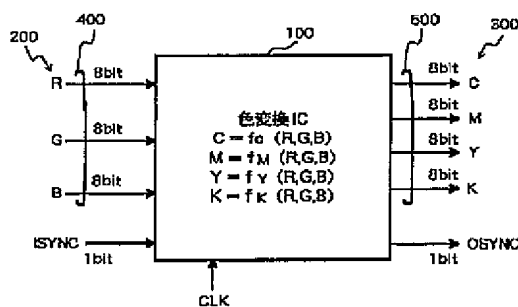
【図2】本発明の一実施形態にかかる色変換装置のブロック構成図。

【図3】本発明の一実施形態にかかる色変換装置の動作タイミングチャート。

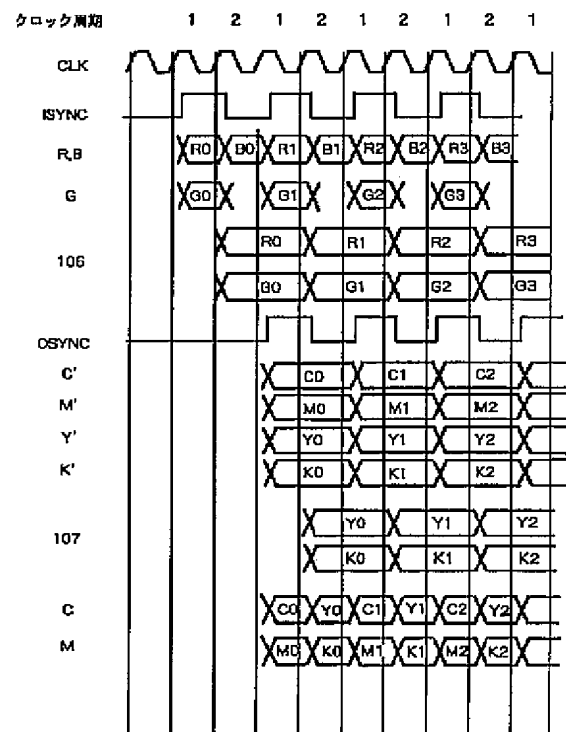
【符号の説明】

- 110 色変換装置
- 101 色変換回路
- 106、107 ラッチ
- 108 セクタ
- 201 入力RGBカラー値
- 301 出力CMYKカラー値
- 401 入力信号線
- 501 出力信号線
- 701 クロック信号線
- 801 入力同期信号線
- 901 出力同期信号線

【図1】



【図3】



【図2】

